

# Sistemas Digitales II



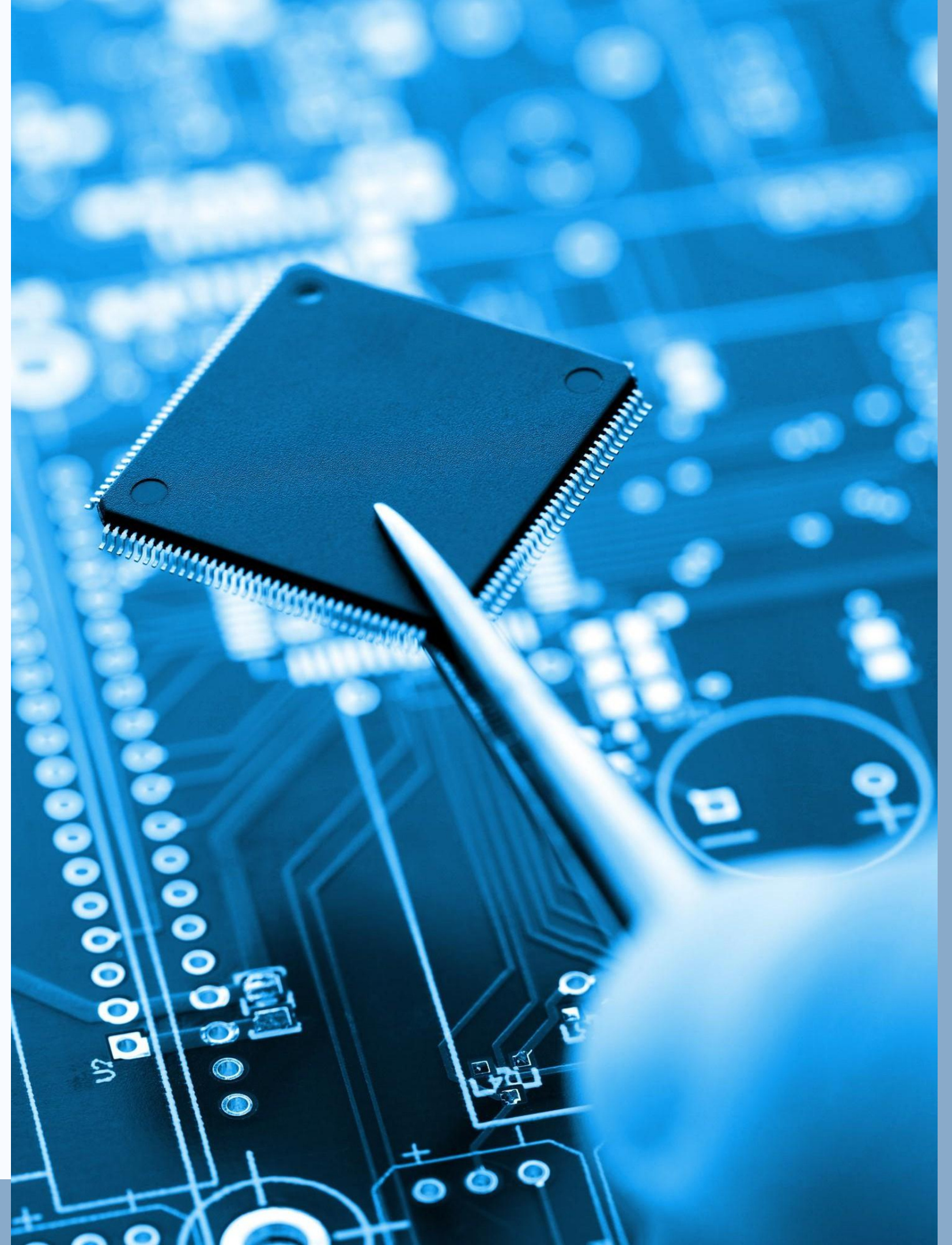
---

## POLÍTICAS DEL COMPONENTE PRÁCTICO

Editado por:

MSc. Sara Ríos

*Jefe del Laboratorio de Sistemas Digitales Avanzado*



# Contenido

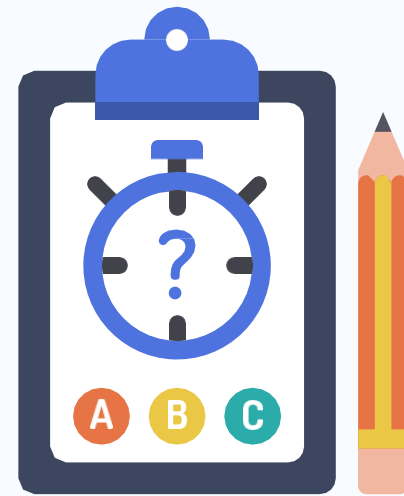
## POLÍTICAS DEL LABORATORIO

---

- Políticas Generales
- Herramientas Digitales
- Planificación del Laboratorio
- Ponderación
- Informe de Resultados
- Proyecto
- Tutorías
- Elección de Grupos de Proyecto



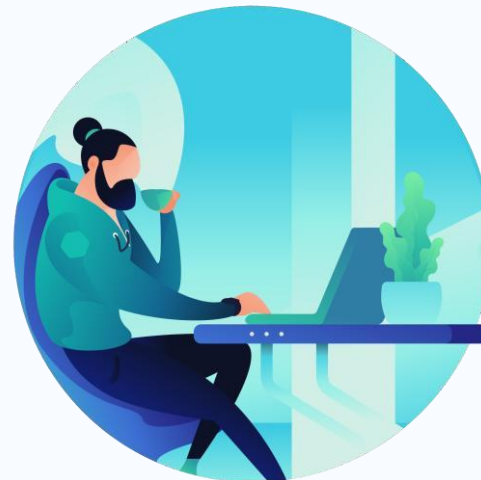
# POLÍTICAS GENERALES



Antes de iniciar la clase, el profesor puede tomarse unos minutos para tomar **lección sorpresa** cuando lo considere necesario.

La Lección se tomará luego de los 10 primeros minutos iniciada de la clase.

Se deben realizar todas las prácticas para aprobar el laboratorio.



No se permite recuperación de prácticas.

Solo si asiste a la práctica podrá entregar su reporte o informe de la práctica respectiva.



Se debe tener una **participación activa en clases**. Cada estudiante deberá participar al menos una vez durante la sesión para poder entregar su informe.

# POLÍTICAS GENERALES

## ASISTENCIA AL LABORATORIO ES OBLIGATORIA



De acuerdo con el *Art. 35* del *Reglamento de Estudios de Grado de la ESPOL*

Se tomará **asistencia en cada sesión** del Laboratorio, esto es, cada clase de problemas como clases prácticas.

**Se puede ingresar sólo hasta 10 minutos tarde** de la hora establecida, sino tendrá falta y deberá recuperar la práctica en otro paralelo para poder presentar el informe.

Se debe tener un porcentaje de **inasistencia de máximo el 40%** para aprobar el Laboratorio.

# Herramientas Digitales

---



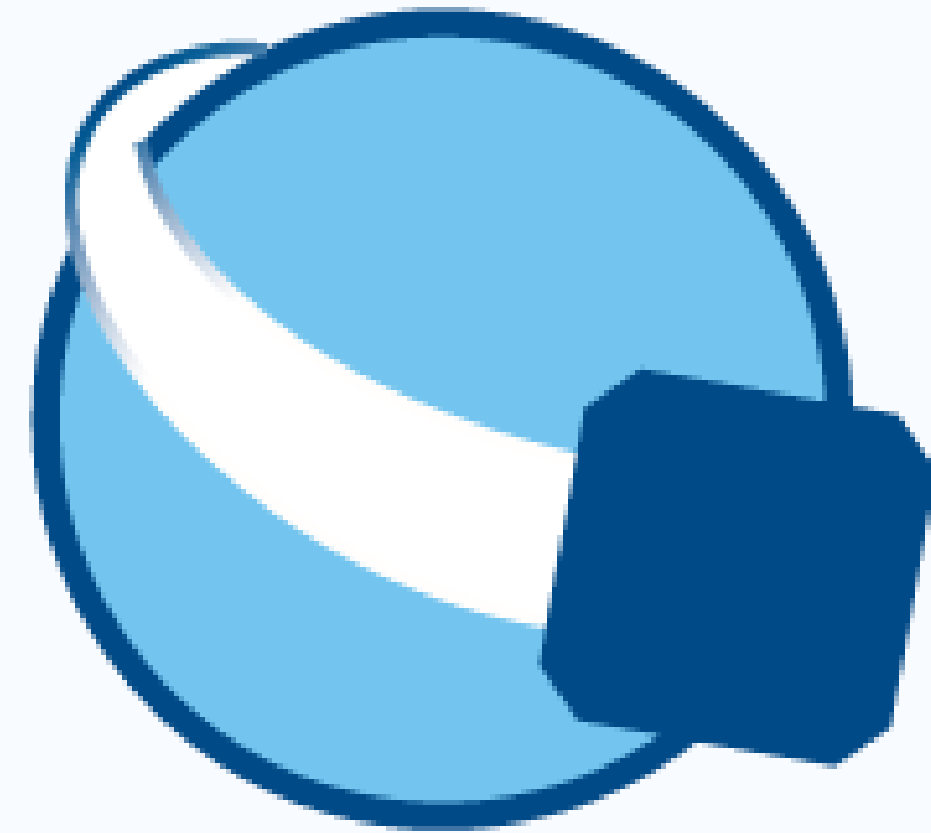
## INTERACCIÓN DOCENTE -ESTUDIANTE

- La herramienta oficial para el envío y recepción de tareas, reportes y mensajes con el profesor es el Aula Virtual.

Modelo para el envío de mensajes:

**MATERIA\_PARALELO - Mensaje**

# SOFTWARES A UTILIZAR



**Quartus**  
*Prime*

VERSIÓN 22.1

# Herramientas Digitales

---



## BLOG

El componente práctico de Sistemas Digitales 2 cuenta con un blog compartido del área de Sistemas Digitales. En este se encontrarán los instructivos de prácticas, además de ejercicios y videos extras para uso de los estudiantes.

<http://blog.espol.edu.ec/sistemasdigitalesfiec/>

## REPOSITORIO

<https://github.com/VHDL-Digital-Systems>



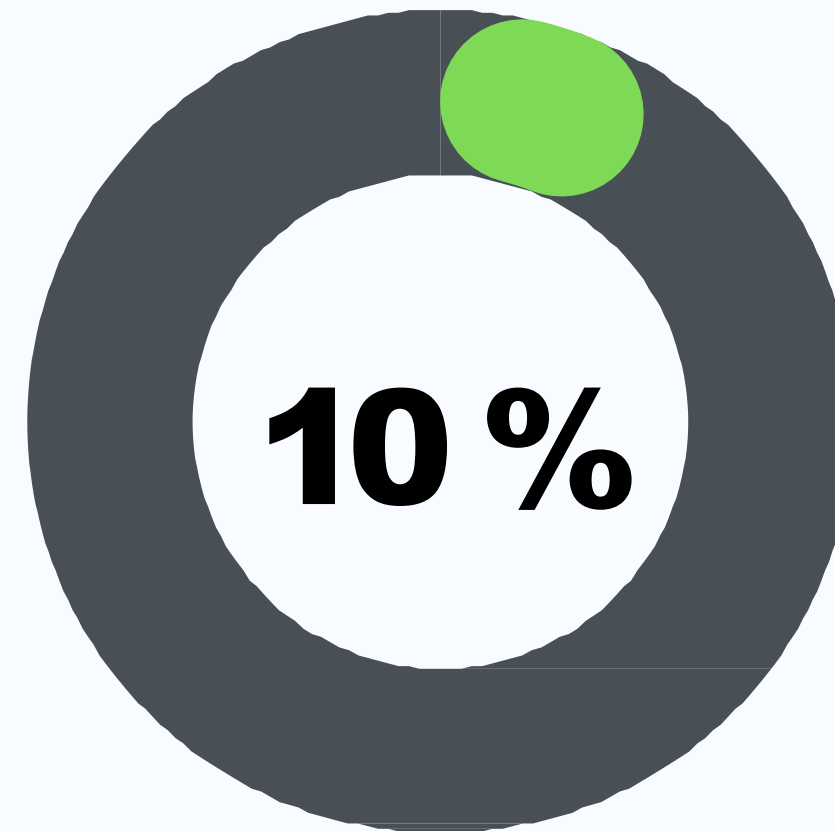
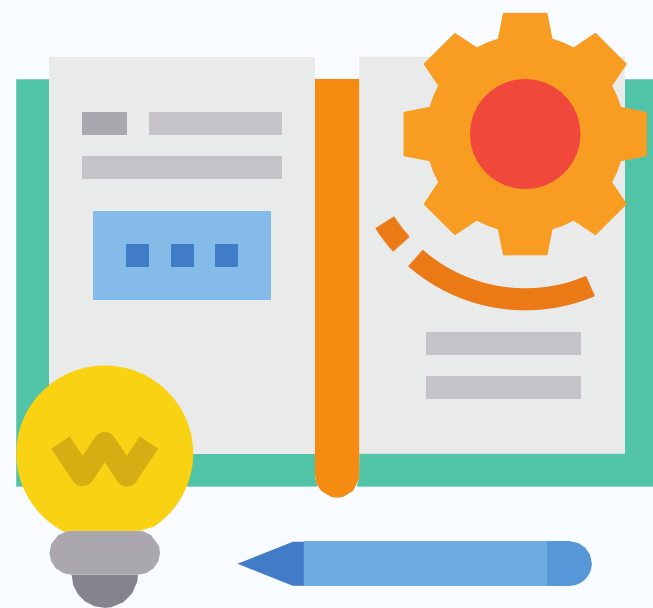
# PLANIFICACIÓN



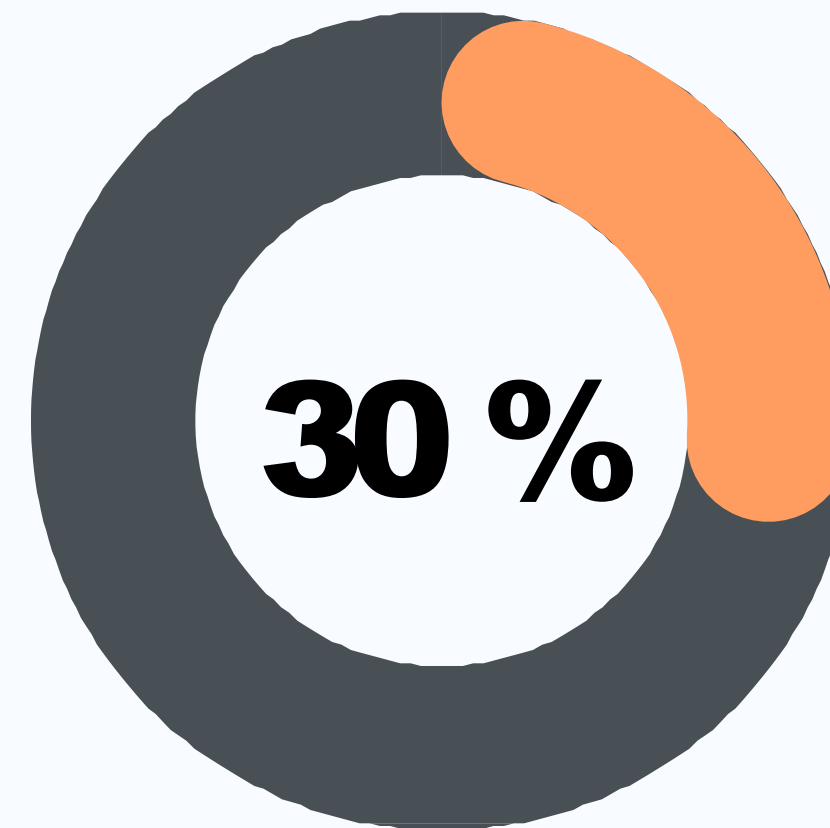
ACTIVIDADES FORMATIVAS DEL COMPONENTE PRÁCTICO DE SISTEMAS DIGITALES II		
SEMANA	FECHAS	ACTIVIDAD
1	11 - 15 mayo	Políticas del Laboratorio de Sistemas Digitales Avanzados. Introducción: Mealy y Moore
2	18 - 22 mayo	Clase de Problemas 1: Diagramas de Estados - Modelos Mealy y Moore. Asignación de Proyectos
3	25 - 29 mayo	Práctica 1: Diseño y simulación de una MSS utilizando una herramienta CAD
4	01 - 05 junio	Clase de Problemas 2: Diseño de una MSS con sincronismo. Diagrama ASM con salidas tipo Mealy y Moore
5	08 - 12 junio	Práctica 2: Implementación de una MSS con dispositivo de Lógica Programable
6	15 - 19 junio	Clase de problemas 3: Diagrama de bloques y partición funcional
7	22 - 26 junio	Práctica 3: Implementación del convertidor analógico-digital (ADC) y la modulación por ancho de pulso utilizando lenguaje de descripción de hardware.
	<b>29 - 03 julio</b>	<b>PRIMERA EVALUACIÓN</b>
8	06 - 10 julio	Clase de Problemas 4: Partición Funcional de un sistema digital con manejo de memorias. Avance 1: Diseño e Implementación de la MSS
9	13 - 17 julio	Práctica 4: Implementación de un sistema digital con dispositivo de logica programable
10	20 - 24 julio	Clase de Problemas 5: Análisis y diseño de sistemas digitales con manejo de interfases
11	27 - 31 julio	Práctica 5: Diseño de un Sistema Digital y uso de Procesador embebido en FPGA. Avance 2: Simulación completa del Proyecto.
12	03 - 07 agosto	Clase de Problemas 6: Microprocesadores
13	10 - 14 agosto	Práctica 6: Microprocesador en FPGA
14	17 - 21 agosto	Presentación final del Proyecto
	<b>24 - 28 agosto</b>	<b>SEGUNDA EVALUACION</b>
	31 - 4 septiembre	<b>SEMANA DE PREPARACIÓN</b>
	7 - 11 septiembre	<b>TERCERA EVALUACIÓN</b>
	14 - 18 septiembre	<b>PROCESO FINAL</b>

# PONDERACIÓN DEL LABORATORIO

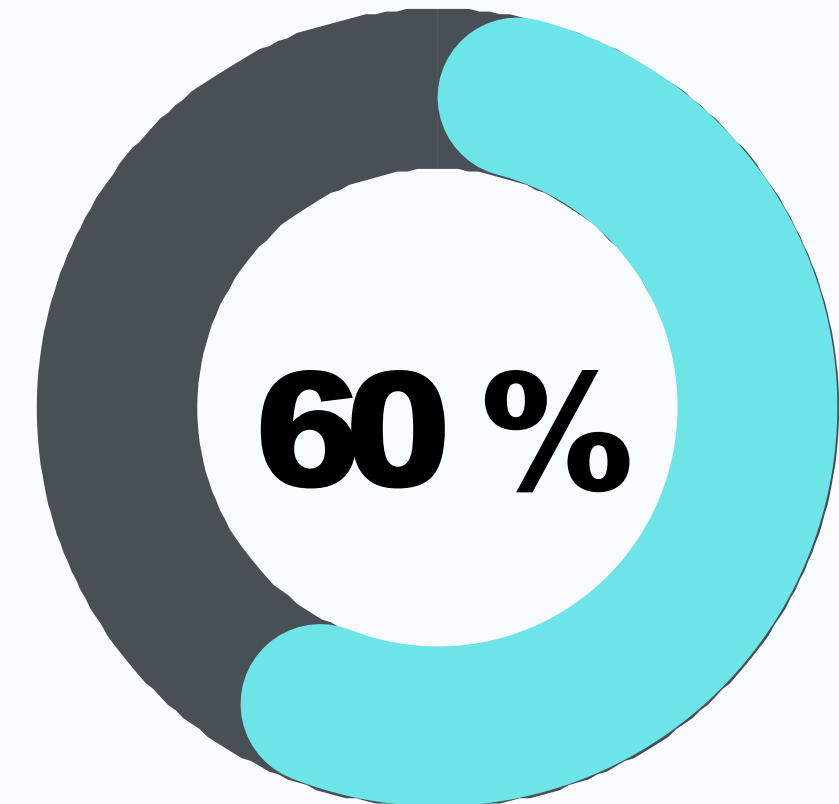
El componente práctico de Sistemas Digitales 2 se califica sobre **100 puntos** y cuenta con dos aportes:



**LECCIONES  
y deberes**



**INFORMES**



**PROYECTO**

# INFORMES DE RESULTADOS

SE COMPLETA EN BASE A LOS RESULTADOS DE LOS EXPERIMENTOS

ES INDIVIDUAL



El **formato del informe** se encuentra disponible en el **BLOG**

El informe se puede entregar hasta el día siguiente de la práctica acorde a la planificación.



Solo se puede entregar el informe o reporte si usted asistió y completó su práctica en el horario establecido.

Una vez terminado el tiempo de entrega formal, se acepta su entrega retrasada hasta 5 días después de la práctica, con una penalización de 60% a la calificación obtenida.



En caso de **PLAGIO** la calificación será automáticamente de **CERO**

# PROYECTO

## Grupos de 2 personas

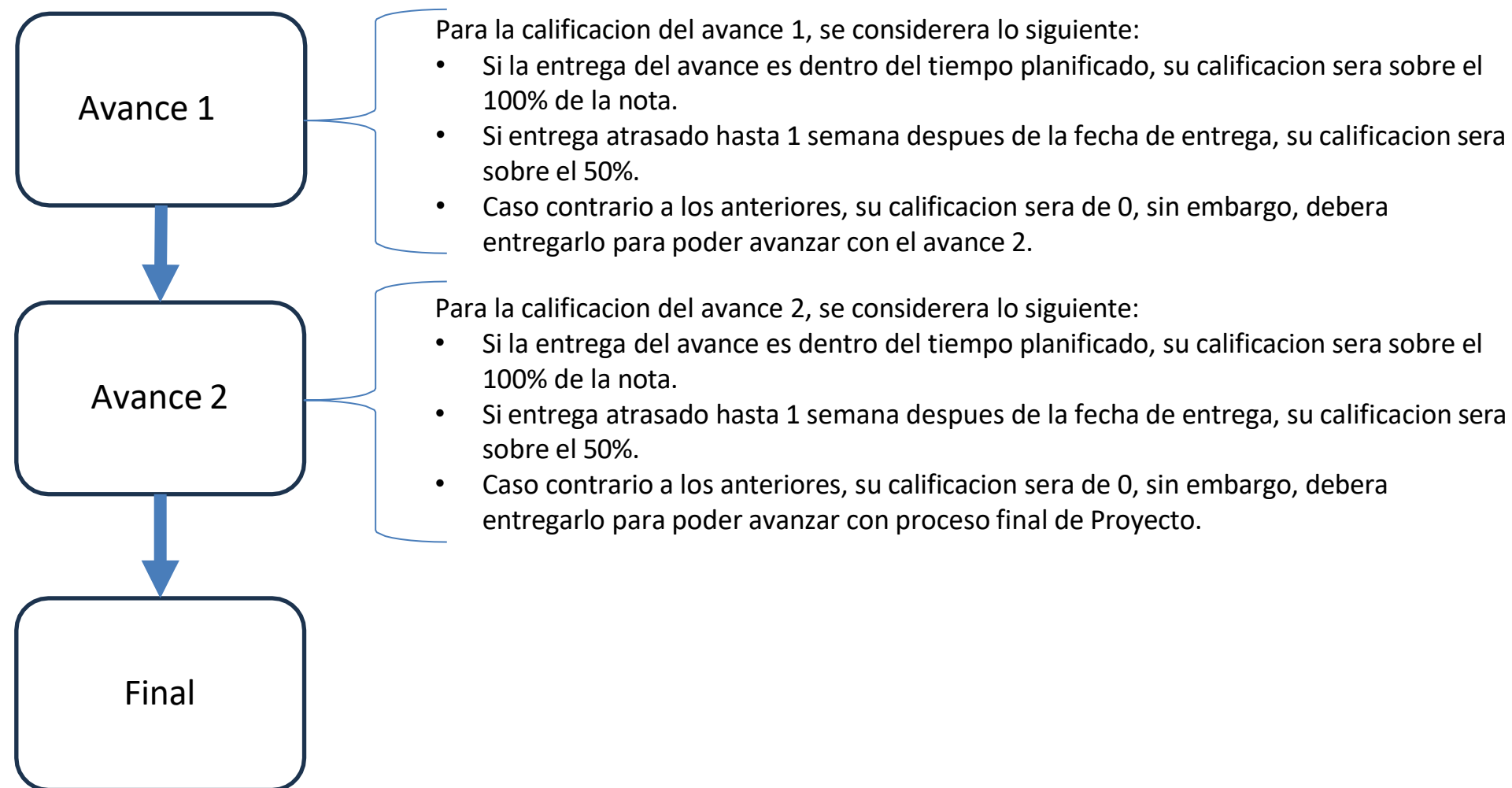
- Los proyectos son asignados por los docentes, sin embargo, los estudiantes pueden sugerir un tema que será evaluado por el docente para su asignación.
- La asignación de proyectos se hará de forma progresiva en la primera semanas de clases.
- El proyecto final tendrá tres aportes que son habilitantes entre ellos y son:
  - **Avance I,**
  - **Avance II**
  - **Final**
- Las fechas de entrega se detallan en la planificación

### CALIFICACIÓN\*

	Porcentaje	Puntos
<b>Avance 1</b>	25%	15
<b>Avance 2</b>	25%	15
<b>Final</b>	50%	30
	<b>100%</b>	<b>60</b>

# PROYECTO

## GRUPOS DE 2 PERSONAS



## CALIFICACIÓN\*

	Porcentaje	Puntos
<b>Avance 1</b>	25%	15
<b>Avance 2</b>	25%	15
<b>Final</b>	50%	30
	<b>100%</b>	<b>60</b>

# AVANCE 1

Revisar Documento Guía para Avance

ENTREGABLES:

- 1. Caratula**
- 2. Tabla de contenido**
- 3. Tabla de imágenes**
- 4. Contenido:**
  - (DB) - Diagrama de Bloques
  - (PF) - Partición Funcional
  - (ASM) - Diagrama ASM
  - (LS) - Lista de entradas, salidas y señales internas.

## CALIFICACIÓN\*

	Porcentaje	Puntos
Avance 1	25%	15
Avance 2	25%	15
Final	50%	30
	<b>100%</b>	<b>60</b>

# AVANCE 2

Revisar **Documento Guía para Entrega Final**

ENTREGABLES:

## 4. Contenido:

- **(CMSS)** - Código completo VHDL de la MSS
- **(CB)** - Código completo VHDL de todos los bloques a utilizar (Se puede utilizar el repositorio, pero debe agregar al menos 2 bloques MSI totalmente diferentes)
- **(DTC)** - Diagrama de Tiempo del controlador
- **(DTSD)** - Diagrama de Tiempo del Sistema Digital
- **(E)** - Diagrama Esquemático del Proyecto

## 5. Conclusiones

- Cantidad mínima 5

## 6. Recomendaciones

- Cantidad mínima 5

## 7. Anexos

- Fotos del proyecto.

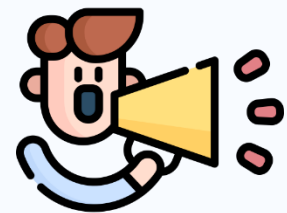
## CALIFICACIÓN\*

	Porcentaje	Puntos
Avance 1	25%	15
Avance 2	25%	15
Final	50%	30
	<b>100%</b>	<b>60</b>

# PRESENTACIÓN FINAL\*

## \*SI NO SE PRESENTA EL PROYECTO, LA CALIFICACIÓN INMEDIATA ES DE CERO

Se deben cumplir **todos** los siguientes parámetros para que un proyecto sea considerado como presentado:



1. Cuando se cumplen todos los requisitos definidos en las políticas del curso.
2. Cuando el profesor da el visto bueno de aceptación
3. Cuando el profesor autoriza que el proyecto sea cargado en Aula Virtual

**El proyecto recibirá la nota de cero si:**



- a. No cumple con la funcionalidad que el profesor solicitó
- b. No se simula adecuadamente
- c. Se nota plagio
- d. Los estudiantes no logran explicar cómo fue diseñado ni cómo fue simulado
- e. En general, si no funciona o los estudiantes no logran explicar como lo construyeron
- f. Se entrega fuera del plazo.

Entonces, esto hace que no se cumplan los puntos 1 y 2 anteriormente indicados. Por lo tanto, el punto 3 no sucede y la parte del proyecto se califica con cero.

# Final (Semana de Revisión de Proyectos)

Requisito para la presentación final:

- Haber presentado avance 1
- Haber presentado avance 2
- Tener el documento final del proyecto en digital con el contenido completo del avance 1 y 2
- Tener el poster en formato digital para presentarlo en la sustentación.

Cumpliendo todos los requisitos se procederá la sustentación con el formato de rúbrica de evaluación.

La sustentación final del proyecto se realizará en el horario de laboratorio que usted se ha registrado.

En caso de no presentarse, el profesor de laboratorio podrá tomar la decisión sobre la nota de sustentación y presentación final.

## CALIFICACIÓN\*

	Porcentaje	Puntos
Avance 1	25%	15
Avance 2	25%	15
Final	50%	30
	<b>100%</b>	<b>60</b>

# PROYECTO

---



En caso de **PLAGIO** la calificación será automáticamente de **CERO**



Si el proyecto presentado no es de la autoría de los integrantes del grupo la calificación será automáticamente de **CERO SIN OPCIÓN A RECLAMO**



**PREGUNTAS?**

LABORATORIO DE SISTEMAS DIGITALES II